

В этом году Дмитрий Найданов занимался практическим освоением статической верификации аппаратуры (синхронных цифровых интегральных схем) при помощи технологии "model checking".

Ему предлагалось:

1. Освоить саму технологию
2. (задача максимум) научиться верифицировать что-нибудь, написанное на языке HaSCoL путем трансляции из HaSCoL во входной язык модел-чекера .

Пункт один выразился в

\* переписывании тривиального RISC процессора с HaSCoL на входной язык моделчекера Cadence SMV

\* выражении важных свойств процессора в виде формул линейной темпоральной логики

\* модификации модели процессора с целью добиться ответ от моделчекера (то есть, избежать ситуации, когда моделчекер не завершает вычисления).

Этому посвящен раздел 3 отчета по курсовой.

Пункт два почти не сделан по причинам, слабо от Дмитрия зависящим (некому было заняться трансляцией из HaSCoL во входной язык Cadence SMV).

Тем не менее, Дима в 4м разделе отчета привел некоторые соображения по поводу того, что было бы полезно поддержать в языке, чтобы в дальнейшем упростить верификацию сгенерированных моделей.

Насколько я понимаю с точки зрения своего миниатюрного опыта начуного руководства, это таки пятерка.

Олег Медведев